

**LAMINATED TYPE PIEZOELECTRIC ELEMENT**

Patent Number: JP6237025  
Publication date: 1994-08-23  
Inventor(s): IMOTO YASUO; others: 01  
Applicant(s): BROTHER IND LTD  
Requested Patent: ☐ JP6237025  
Application Number: JP19930022559 19930210  
Priority Number(s):  
IPC Classification: H01L41/09  
EC Classification:  
Equivalents:

---

**Abstract**

---

**PURPOSE:** To provide a piezoelectric element, in which there is no defective connection between an internal electrode and an external electrode and defective insulation, etc., in the laminated type piezoelectric element used as an actuator.

**CONSTITUTION:** In a laminated type piezoelectric element, in which piezoelectric materials and internal electrodes 12 are laminated alternately and which has an insulating layer continuously formed onto the side faces of the laminate and an external electrode 63 continuously formed onto the insulating layer and electrically connected to the internal electrodes 12, sections, in which the internal electrodes 12 and the external electrode 63 are bonded electrically, are shaped thinly and sections, in which the internal electrodes 12 and the external electrode 63 are not bonded, thickly in the insulating layer having multiple structure consisting of an epoxy electrodeposition layer 61 and an insulating film 62. The internal electrodes 12 corresponding to the thin sections of the insulating layer and the external electrode 63 are connected by nickel plated layers 71.

---

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-237025

(43) 公開日 平成6年(1994)8月23日

(51) Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 41/09		9274-4M	H 0 1 L 41/ 08	N

審査請求 未請求 請求項の数 2 O L (全 4 頁)

(21) 出願番号 特願平5-22559

(22) 出願日 平成5年(1993)2月10日

(71) 出願人 000005267

ブラザー工業株式会社

愛知県名古屋市瑞穂区苗代町15番1号

(72) 発明者 井元 保雄

名古屋市瑞穂区苗代町15番1号ブラザー工業株式会社内

(72) 発明者 大川 康夫

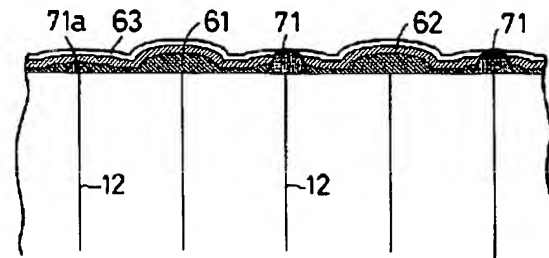
名古屋市瑞穂区苗代町15番1号ブラザー工業株式会社内

(54) 【発明の名称】 積層型圧電素子

(57) 【要約】

【目的】 アクチュエータとして用いる積層型圧電素子において、内部電極と外部電極との接続不良および絶縁不良等のない圧電素子を提供する。

【構成】 圧電材料11と内部電極12とが交互に積層され、その側面上に連続して形成された絶縁層と、その絶縁層上に連続して形成され内部電極12と電気的に接続された外部電極63とを備えた積層型圧電素子において、エポキシ電着層61と絶縁フィルム62とからなる多重構造の絶縁層を、内部電極12と外部電極63とが電気的に接続される部分は薄く、接続されない部分は厚く形成し、絶縁層の薄い部分に対応した内部電極12と外部電極63とを、ニッケルメッキ層71によって接続する。



1

【特許請求の範囲】

【請求項1】 圧電材料と内部電極とが交互に積層され、その側面上に連続して形成された絶縁層と、その絶縁層上に連続して形成され内部電極と電気的に接続された外部電極とを備えた積層型圧電素子において、前記絶縁層を、内部電極と外部電極とが接続される部分と接続されない部分とで厚さを異ならせたことを特徴とする積層型圧電素子。

【請求項2】 前記絶縁層が少なくとも厚さを調節する層を有し、多重構造であることを特徴とする請求項1に記載の積層型圧電素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、圧電材料の薄膜を多数枚積層し、電圧を印加することにより縦方向の変位を得る積層型圧電素子に関するものである。

【0002】

【従来の技術】積層型圧電素子を製造する場合、効率のよい変位を得ると同時に駆動中の破壊を防止するために、内部電極は圧電素子の全面に配する方法が一般的であり、その場合、素子の外部において内部電極を正極と負極とに一層おきに接続する必要がある。

【0003】例えば、図8に示すように、圧電材料からなる膜または基板81の間に内部電極82を全面に配した圧電素子において、素子の一つの側面上に連続して形成された絶縁層83と、その絶縁層83上に同じ幅で連続して形成された外部電極84とがあり、素子側面に露出する内部電極82の端部と外部電極84とが、ニッケルメッキ層85により一層おきに電気的に接続される。一方、他の側面においても同様に絶縁層および外部電極84を形成し、一側面で前記ニッケルメッキ層85が形成されなかった内部電極82の端部と外部電極84とを、ニッケルメッキ層85により一層おきに電気的に接続し、全体として素子の対向する一対の側面で層をずらして一層おきに内部電極82が接続された構造となっている。

【0004】

【発明が解決しようとする課題】しかしながら、上記の接続法を用いると以下の問題点がある。即ち、図8からも明らかなように、内部電極82が露出する素子の側面からニッケルメッキ層85を成長させ、外部電極84まで少なくとも絶縁層83の厚さ分以上、ニッケルメッキ層85を成長させて電気的に接続するが、ニッケルメッキ層85の成長にはばらつきがあり、一層おきの全ての内部電極82を接続するには絶縁層83の厚さを薄くして、内部電極82と外部電極84との距離を近づける必要がある。

【0005】しかし、接続をしない内部電極82の部分では、形式上絶縁されているが、実際の駆動中は絶縁層83を介して数百ボルトの電圧がかかるため、絶縁層8

2

3の厚さが薄い場合は絶縁破壊にいたる場合がある。このように絶縁層83の厚さは、製造の際の接続と駆動時の耐電圧との関係において相反する影響を及ぼすため、その条件設定が難しく接続不良や絶縁破壊が起こり、歩留まりの低下の原因になっていた。

【0006】本発明は、上述した問題点を解決するためになされたものであり、接続不良や絶縁破壊等の不良を防ぎ、信頼性の高い圧電素子を提供しようとするものである

【0007】。

【課題を解決するための手段】この目的を達成するために本発明の積層型圧電素子は、内部電極と外部電極とが電気的に接続される部分と接続されない部分とで厚さの異なる絶縁層を備えている。また、絶縁層は少なくとも厚さを調節する層を有し、多重構造にしている

【0008】。

【作用】上記の構成を有する本発明の積層型圧電素子は、内部電極と外部電極とを接続する部分では絶縁層が薄く容易かつ確実に接続することができ、接続しない部分では絶縁層が厚く絶縁を確実にすることができる。

【0009】

【実施例】以下、本発明を具体化した一実施例を図面を参照して説明する。

【0010】図1は本発明による積層型圧電素子の全体図であり、PZTを主成分とする圧電材料11の膜とPdを主成分とする内部電極12とが交互に重なる積層体の対向する側面14、15に、絶縁層13が素子の積層方向に連続して全ての圧電材料11にまたがるように形成され、さらに絶縁層13の上に外部電極として銅箔63が同じく素子の積層方向に連続して形成されるとともに、素子側面に露出する内部電極12と銅箔63とが導電物質としてのニッケルメッキ層71により電気的に接続され、それぞれの面14、15で層をずらして一層おきの内部電極12に接続されている。

【0011】以下、このような構成の積層型圧電素子の製造方法を図2～図7を参照して説明する。

【0012】まず、PZTを主成分とする圧電材料粉末を所望の組成に混合した後、850℃で仮焼成した粉末に5重量部のバインダーと微量の可塑性材および消泡剤を添加し、有機溶媒中に分散させスラリー状にする。このスラリーをドクターブレード法により所定の厚さに成形しグリーンシートとする。このグリーンシート上に内部電極12としてPdペーストをスクリーン印刷し、所定寸法に打ち抜いたものを所定枚数積層し熱プレスにより一体化する。

【0013】脱脂後、約1200℃で焼結を行い、図2に示すように、内部電極12が一層おきに露出するような位置で切断した焼結体21に、仮の外部電極22、23を塗布焼付けし、さらに別の一対の側面24、25が露出するように切断する。片方の側面25をマスキング

した後、エポキシカチオン電着塗料中に浸し、仮の外部電極22に直流の一電源を接続して50Vで5分間電着する。続いて、仮の外部電極23に一電源を接続して30Vで2分間電着すると、図3に示すように、一層おきに高さの異なるエポキシ電着層61a、61bができる。

【0014】この状態で150℃で30分間加熱処理すると、熱によって塗料（エポキシ電着層61a、61b）が流れると同時に徐々に硬化し、図4に示すように、電着状態の高底差の関係を残したまま連続的につながり、厚さを調節する目的の絶縁層（エポキシ電着層）61となり、焼結体21の側面24略全域に形成される。このエポキシ電着層61上に、所定の幅の絶縁フィルム62と銅箔63とを重ねて所定間隔おきに数枚貼り、ショットブラスト処理を施すと、図5に示すように、銅箔63を貼っていない部分のエポキシ電着層61が剥され、再び圧電材料11および内部電極12の端面が露出する。

【0015】図6はこのようにして形成された絶縁層部分を示す図であり、素子側面において、層の厚い部分と薄い部分とが内部電極12の一層おきに交互に備えられたエポキシ電着層61が形成され、その上に厚さが一定の絶縁フィルム62が形成され、これらの2層で多重構造の絶縁層13（図1参照）が構成されるとともに、さらに、その上に外部電極として銅箔63が形成されている。

【0016】次に、外部電極（銅箔63）と内部電極12とを電気的に接続するためのニッケルメッキ浴を作成する。即ち、全量1リットルに対してスルファミン酸ニッケル750g、塩化ニッケル5g、ほう酸30g、光沢剤5mlを添加してメッキ浴とし、スルファミン酸を適量加えてpHを4.0付近に調整する。

【0017】そして、正極にニッケルのボールを入れたチタン製のかごを用い、負極にエポキシ電着層61の層の薄い部分に対応した内部電極12につながる仮の外部電極23を接続する。約50mAの直流電流を20分間流すと、図7に示すように、ニッケルメッキ層71が素子の側面に露出する内部電極12上に成長し、成長の早いものから、すなわち、絶縁層（エポキシ電着層61および絶縁フィルム62）の層の薄い部分の高さを越えるまで成長したものから銅箔63とつながる。

【0018】すると、仮の外部電極23と導通のとれた銅箔63からもニッケルメッキ層71が成長し、成長の遅いニッケルメッキ層71a（図7参照）とも順次接続される。これにより、外部電極である銅箔63と内部電極12とは、絶縁層13の層の薄い部分でニッケルメッキ層71を介して一層おきに接続される。また、接続されない内部電極12に対しては、絶縁層13の層の厚い部分により完全に絶縁される。

【0019】次に、反対側の側面25においても同様

に、層をずらして電着処理、外部電極取付およびニッケルメッキ接続を施す。

【0020】このようにして、内部電極12を素子の対向する一対の側面で層をずらして一層おきに接続した焼結体21は、図5に破線で示す位置で切断され、図1に示すような素子単体となる。素子本体から延びる銅箔（外部電極）63に電源を接続し、ニッケルメッキ層71を介して内部電極12に電圧を印加すると、素子の全面に配した内部電極12により均一な変位を発生する。素子単体は、さらにエポキシ樹脂等で外装後、分極処理を施して完成品となる。

【0021】尚、本発明は上述した実施例に限定されるものではなく、その趣旨を逸脱しない限り種々の変更を加えることができる。例えば、駆動電圧が低い場合にはエポキシ電着層61のみで単層の絶縁層を構成し、銅箔63のかわりに導電性フィルムを接着して外部電極として用いることもできる。また、エポキシ樹脂のかわりにフッ素樹脂等を用いることもできる。

【0022】

【発明の効果】以上説明したことから明かなように本発明の積層型圧電素子は、内部電極と外部電極とが電気的に接続される部分と接続されない部分とで厚さの異なる絶縁層を有するため、内部電極と外部電極との接続が容易であり、しかも、接続しない部分では電圧をかけても確実に絶縁される。よって、接続不良や絶縁不良による歩留まりの低下を防ぎ、信頼性の高い圧電素子を得ることができる。

【図面の簡単な説明】

【図1】図1は本発明の一実施例を示す積層型圧電素子の斜視図である。

【図2】図2は切断された積層焼結体の斜視図である。

【図3】図3は電着された直後のエポキシ電着層を示す図である。

【図4】図4は加熱処理をしてつながった状態のエポキシ電着層を示す図である。

【図5】図5は仮の外部電極を形成し、ショットブラスト処理をした積層焼結体の斜視図である。

【図6】図6はエポキシ電着層の上に絶縁フィルムおよび銅箔を貼付した状態を示す図である。

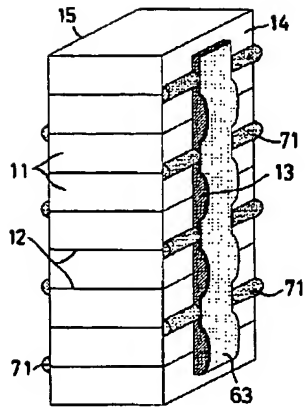
【図7】図7はニッケルメッキが成長する過程を示す図である。

【図8】図8は従来の積層型圧電素子の斜視図である。

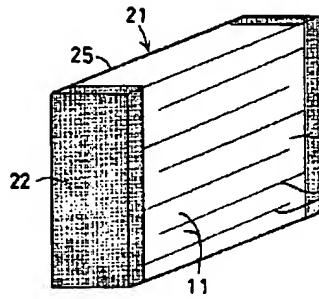
【符号の説明】

- 11 圧電材料
- 12 内部電極
- 13 絶縁層
- 61 エポキシ電着層
- 62 絶縁フィルム
- 63 銅箔（外部電極）
- 71 ニッケルメッキ層

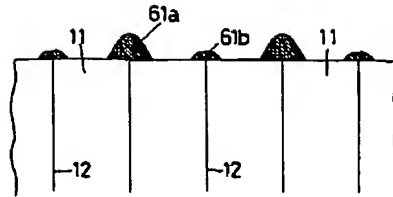
【図1】



【図2】

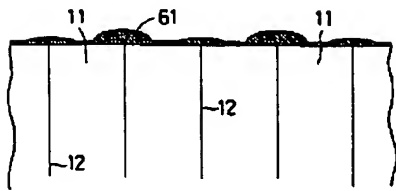


【図3】

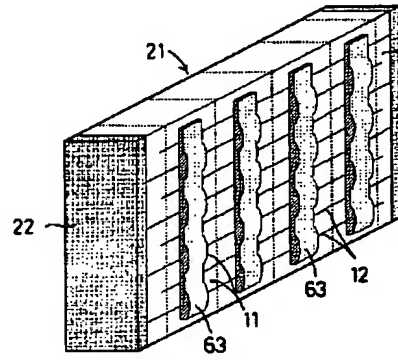


【図8】

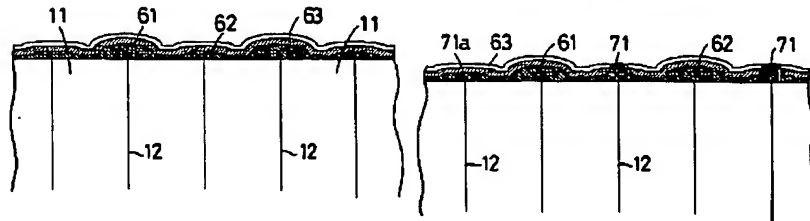
【図4】



【図5】



【図7】



【図6】

